



(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2004年1月15日 (15.01.2004)

PCT

(10) 国際公開番号  
WO 2004/006325 A1

(51) 国際特許分類<sup>7</sup>:

H01L 21/60

(72) 発明者; および

(21) 国際出願番号:

PCT/JP2003/008354

(75) 発明者/出願人(米国についてのみ): 栗原 宏明 (KURIHARA,Hiroaki) [JP/JP]; 〒750-0093 山口県 下関市彦島西山町 1丁目 1-1 Yamaguchi (JP).

(22) 国際出願日: 2003年7月1日 (01.07.2003)

(74) 代理人: 栗原 浩之 (KURIHARA,Hiroyuki); 〒150-0012 東京都 渋谷区 広尾 1丁目 3-15 岩崎ビル 7階 栗原国際特許事務所 Tokyo (JP).

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(81) 指定国(国内): CN, KR, US.

(30) 優先権データ:

特願2002-195043 2002年7月3日 (03.07.2002) JP

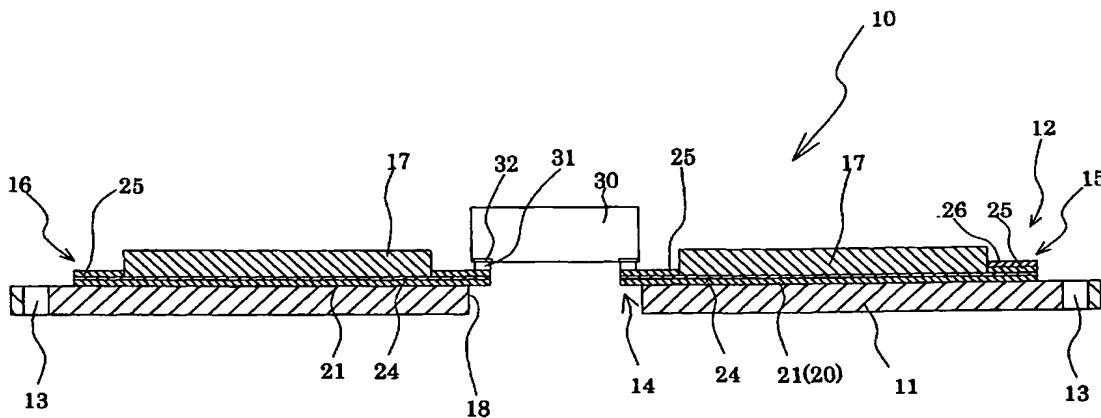
添付公開書類:  
— 國際調査報告書

(71) 出願人(米国を除く全ての指定国について): 三井金属鉱業株式会社 (MITSUI MINING &amp; SMELTING CO.,LTD.) [JP/JP]; 〒141-8584 東京都 品川区 大崎 1-11-1 Tokyo (JP).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: FLEXIBLE WIRING BASE MATERIAL AND PROCESS FOR PRODUCING THE SAME

(54) 発明の名称: フレキシブル配線基材及びその製造方法



WO 2004/006325 A1

(57) Abstract: A flexible wiring base material capable of inhibiting the detachment of solder resist layer at the time of tin-bismuth alloy plating to thereby prevent any deposition abnormality of tin-bismuth alloy plating; and a process for producing the same. In particular, flexible wiring base material (10) comprising insulating base material (11), wiring pattern (12) formed on one major surface of the insulating base material (11) and solder resist layer (17) covering the surface, excluding at least terminal areas, of the wiring pattern (12), the flexible wiring base material (10) having tin-bismuth alloy plating layer (26) superimposed on the uppermost surface of at least portion of wiring pattern (12) not covered with the solder resist layer (17), wherein the wiring pattern (12) comprises first tin plating layer (24) provided on base layer (21) constituted of a conductor over not only the region covered with the solder resist layer (17) but also the region not covered therewith.

(57) 要約: スズ-ビスマス合金メッキの際のソルダーレジスト層の剥離を防止してスズ-ビスマス合金メッキの析出異常を防止したフレキシブル配線基材及びその製造方法を提供する。絶縁基材11と、この絶縁基材11の一方に形成された配線パターン12と、この配線パターン12の少なくとも端子部を除く表面を被覆するソルダーレジスト層17とを具備し、前記ソルダーレジスト層17で覆われていない配線パターン12の少なくとも一部の最表面にはスズ-ビスマス合金メッキ層26が設けられたフレキシブル配線基材10において、前記配線パターン12は、導体からなるベース層21上に、ソルダーレジスト層17で覆われる領域及び覆われない領域に亘って第1のスズメッキ層24を具備する。

## 明細書

## フレキシブル配線基材及びその製造方法

## 5 技術分野

本発明は、ICあるいはLSIなどの電子部品を実装するフレキシブル配線基材及びその製造方法に関する。なお、フレキシブル配線基材は、電子部品を実装する前のFPC及びフィルムキャリアテープ等及び電子部品を実装して個々に切断した個別のフィルムをいい、例えば、電子部品の実装形式等により、TAB (10 Tape Automated Bonding)、COF (Chip On Film)、CSP (Chip Size Package)、BGA (Ball Grid Array)、 $\mu$ -BGA ( $\mu$ -Ball Grid Array)、FC (Flip Chip)、QFP (Quad Flat Package) 等を挙げることができる。

15

## 背景技術

エレクトロニクス産業の発達に伴い、IC (集積回路)、LSI (大規模集積回路) 等の電子部品を実装するプリント配線板の需要が急激に増加しているが、電子機器の小型化、軽量化、高機能化が要望され、これら電子部品の実装方法として、最近ではTABテープ、T-BGAテープおよびASICテープ等を用いた実装方式が採用されている。特に、電子機器の軽薄短小化に伴って、電子部品をより高い密度で実装すると共に、電子部品の信頼性を向上させるために、実装する電子部品の大きさにほぼ対応した大きさの基板のほぼ全面に外部接続端子を配置した、CSP、BGA、 $\mu$ -BGAなどの使用頻度が高くなっている。

25 このフレキシブル配線基材は、例えば、次のようにして製造されている。すなわち、まず、例えばポリイミドフィルムなどの絶縁基材フィルムに銅箔を貼着し、この銅箔表面にフォトレジストを塗布して、このフォトレジスト層を形成しようとする配線パターン以外の部分を露光し、露光されたフォトレジスト層を除去する。次いで、フォトレジスト層が除去された部分の銅箔をエッチングにより除

去し、さらにフォトレジスト層を除去することにより配線パターンを形成する。こうして配線パターンを形成した電子部品実装用フィルムキャリアテープに、インナーリードやハンドボール端子などの接続部分を除いて回路の保護層となるソルダーレジストを塗布する。このようにしてソルダーレジストを塗布した後、露出する部分である接続端子部分にスズメッキ層を形成し、さらに、ニッケルー金メッキ層などを形成する。また、電子部品の実装方式によっては、ニッケルー金メッキ層の代わりにスズー鉛合金が用いられる場合があるが、この場合、国際的な鉛フリー化によって、近年、スズー鉛合金の代わりにスズービスマス合金等が用いられている。

例えれば、特開平11-21673号公報には、スズービスマス合金等の鉛フリーのスズ合金メッキ皮膜を形成するメッキ浴及び皮膜を設けた電子部品が開示されている。

しかしながら、スズービスマス合金メッキを施す場合、ソルダーレジスト近傍にスズービスマス合金メッキが析出異常するという問題がある。これは、ソルダーレジスト層の周縁部がメッキ前又はメッキ中に剥がれ、剥がれた領域にスズービスマス合金メッキが覆い被さるように析出することが原因であることがわかつた。

このような析出異常は、配線パターンの端子同士を短絡させたり、析出異常層が剥落して他の部分に付着して短絡させたりするという品質上の重大な問題の原因となる。また、この問題は配線パターンのフラインピッチ化及び鉛フリー化によるスズービスマス合金メッキの採用増に伴い、益々大きな問題となる。

ここで、特開平6-342969号公報には、メッキ後、特に、スズメッキ後に、ソルダーレジストを設ける点が開示されている。また、特開2000-36521号公報には、パターン全体に銅が拡散したスズメッキ層を形成し、ソルダーレジスト層を形成した後、銅を含有しないスズメッキ層を設けるという構成が開示されている。

しかしながら、これらの公知文献には、スズービスマス合金メッキの析出異常についての問題、及びその解決については何も触れられていない。

## 発明の開示

本発明は、このような事情に鑑み、ソルダーレジスト層の剥離を防止してスズービスマス合金メッキの析出異常を防止したフレキシブル配線基材及びその製造方法を提供することを目的とする。

5 前記目的を達成する本発明の第1の態様は、絶縁基材と、この絶縁基材の一方  
面に形成された配線パターンと、この配線パターンの少なくとも端子部を除く表  
面を被覆するソルダーレジスト層とを具備し、前記ソルダーレジスト層で覆われ  
ていない配線パターンの少なくとも一部の最表面にはスズービスマス合金メッキ  
10 層が設けられたフレキシブル配線基材において、前記配線パターンは、導体から  
なるベース層上に、ソルダーレジスト層で覆われる領域及び覆われない領域に亘  
って第1のスズメッキ層を具備することを特徴とするフレキシブル配線基材にあ  
る。

かかる第1の態様では、ソルダーレジスト層の周縁部に下層として第1のスズ  
15 メッキ層を有するので、ソルダーレジスト層の剥離が防止され、スズービスマス  
合金メッキの析出異常が生じない。

本発明の第2の態様は、第1の態様において、前記配線パターンの前記ソルダ  
ーレジスト層で覆われていない領域には、前記第1のスズメッキ層上に第2のス  
ズメッキ層が設けられ、当該第2のスズメッキ層上の少なくとも一部の領域に前  
記スズービスマス合金メッキ層を有することを特徴とするフレキシブル配線基材  
20 にある。

かかる第2の態様では、ソルダーレジスト層に覆われていない第1のスズメッ  
キ層上に第2のスズメッキ層を設ける際にソルダーレジスト層の剥離が発生せず  
、スズービスマス合金メッキの析出異常が生じない。

本発明の第3の態様は、第1の態様において、前記第1のスズメッキ層は、0  
25 . 001 μm～0.6 μmの厚さを有することを特徴とするフレキシブル配線基  
材にある。

かかる第3の態様では、0.001 μm～0.6 μmの厚さの第1のスズメッ  
キ層により、スズービスマス合金メッキの析出異常が防止される。

本発明の第4の態様は、第2の態様において、前記第1のスズメッキ層は、0

・ 0.01 μm～0.6 μmの厚さを有することを特徴とするフレキシブル配線基材にある。

かかる第4の態様では、0.001 μm～0.6 μmの厚さの第1のスズメッキ層により、スズービスマス合金メッキの析出異常が防止される。

5 本発明の第5の態様は、第1の態様において、前記第1のスズメッキ層は、0.001 μm～0.2 μmの厚さを有することを特徴とするフレキシブル配線基材にある。

かかる第5の態様では、0.001 μm～0.2 μmの厚さの第1のスズメッキ層により、スズービスマス合金メッキの析出異常が防止される。

10 本発明の第6の態様は、第2の態様において、前記第1のスズメッキ層は、0.001 μm～0.2 μmの厚さを有することを特徴とするフレキシブル配線基材にある。

かかる第6の態様では、0.001 μm～0.2 μmの厚さの第1のスズメッキ層により、スズービスマス合金メッキの析出異常が防止される。

15 本発明の第7の態様は、第5又は6の態様において、前記第1のスズメッキ層は、前記ソルダーレジスト層の成形前には加熱処理されていないことを特徴とするフレキシブル配線基材にある。

かかる第7の態様では、第1のスズメッキ層が0.001 μm～0.2 μmと薄いので、ソルダーレジスト層を設ける前に加熱処理をしなくても、ウィスカーアーを発生する虞がない。

本発明の第8の態様は、第1～6の何れかの態様において、前記配線パターンは、パターニングされた銅層及びこの上に形成された第1のスズメッキ層を有することを特徴とするフレキシブル配線基材にある。

かかる第8の態様では、パターニングされた銅層上に設けられた第1のスズメッキ層により、スズービスマス合金メッキの析出異常が防止される。

本発明の第9の態様は、第7の態様において、前記配線パターンは、パターニングされた銅層及びこの上に形成された第1のスズメッキ層を有することを特徴とするフレキシブル配線基材にある。

かかる第9の態様では、パターニングされた銅層上に設けられた第1のスズメ

ッキ層により、スズービスマス合金メッキの析出異常が防止される。

本発明の第10の態様は、絶縁基材と、この絶縁基材の一方に形成された配線パターンと、この配線パターンの端子部を除く表面を被覆するソルダーレジスト層とを具備し、前記ソルダーレジスト層で覆われていない配線パターンの少なくとも一部の最表面にはスズービスマス合金メッキ層が設けられたフレキシブル配線基材を製造する方法において、導体層をパターニングすることにより前記配線パターンのベース層を形成する工程と、このベース層上に第1のスズメッキ層を形成する工程と、この第1のスズメッキ層の一部を露出させて覆うようにソルダーレジスト層を形成する工程と、前記ソルダーレジスト層で覆われていない前記第1のスズメッキ層上へ第2のスズメッキ層を形成する工程と、この第2のスズメッキ層を形成した領域の少なくとも一部にスズービスマス合金メッキ層を設ける工程とを具備することを特徴とするフレキシブル配線基材の製造方法にある。  
。

かかる第10の態様では、ソルダーレジスト層の下地として第1のスズメッキ層を形成し、ソルダーレジスト層を設けた後、第2のスズメッキ層及びスズービスマス合金メッキ層を設けるので、ソルダーレジスト層の剥離が防止され、スズービスマス合金メッキの析出異常が防止される。

本発明の第11の態様は、第10の態様において、前記第1のスズメッキ層を0.001μm～0.6μmの厚さに形成することを特徴とするフレキシブル配線基材の製造方法にある。

かかる第11の態様では、0.001μm～0.6μmの厚さの第1のスズメッキ層によりスズービスマス合金メッキの析出異常が防止される。

本発明の第12の態様は、第10の態様において、前記第1のスズメッキ層を0.001μm～0.2μmの厚さに形成する工程の後、加熱処理することなく、前記ソルダーレジスト層を形成する工程を行うことを特徴とするフレキシブル配線基材の製造方法にある。

かかる第12の態様では、第1のスズメッキ層が0.001μm～0.2μmと薄いので、ソルダーレジスト層を設ける前に加熱処理をしなくても、ウィスカーを発生する虞がない。

以上説明したように、本発明によれば、絶縁基材と、この絶縁基材の一方面に形成された配線パターンと、この配線パターンの少なくとも端子部を除く表面を被覆するソルダーレジスト層とを具備し、前記ソルダーレジスト層で覆われていない配線パターンの少なくとも一部の最表面にはスズービスマス合金メッキ層が設けられたフレキシブル配線基材において、前記配線パターンが導体からなるベース層上にソルダーレジスト層で覆われる領域及び覆われない領域に亘って第1のスズメッキ層を具備するようにしたので、スズービスマス合金メッキの析出異常を防止したフレキシブル配線基材及びその製造方法を提供することができるという効果を奏する。

10

#### 図面の簡単な説明

第1図は、本発明の実施形態1に係るフレキシブル配線基材の概略平面図である。

第2図は、第1図のフレキシブル配線基材に電子部品を実装した状態のA-A

15'断面図である。

第3図は、本発明の電解スズ系合金メッキ方法を実施するためのメッキ装置を示す概略斜視図である。

第4図は、本発明の電解スズ系合金メッキ方法を実施している様子を示す概略図である。

20

#### 本発明を実施するための最良の形態

以下、本発明の一実施形態に係るフレキシブル配線基材をその製造方法及び使用例と共に説明する。勿論、本発明はこれに限定されるものでないことはいうまでもない。

25 第1図には実施形態1に係るフレキシブル配線基材の概略平面、第2図には電子部品を実装した状態のA-A'断面を示す。

第1図及び第2図に示すように、本実施形態のフレキシブル配線基材10は、TABテープであり、テープ状の絶縁フィルム11の一方面に、複数の配線パターン12が連続的に形成されている。絶縁フィルム11は、幅方向両側に移送用

のスプロケット孔13を一定間隔で有し、一般的には、移送されながらIC等の電子部品30が実装され、電子部品30実装後、各配線パターン12毎に切断される。このようなフレキシブル配線基材10は、電子部品30が実装された後、各配線パターン12毎に切断される場合と、各配線パターン12毎に切断された後、電子部品30が実装される場合がある。なお、テープ状の状態の場合も、各配線パターン12毎に切断した場合も、フレキシブル配線基材10であり、電子部品30の実装の有無も問わない。

また、絶縁フィルム11の幅方向両端部には、スプロケット孔13が設けられているが、絶縁フィルム11にスプロケット孔13と共に位置合わせのための貫通孔、不良パッケージ表示、パッケージ外形などの種々の目的に合わせた貫通孔が形成されていてもよい。

配線パターン12は、実装する電子部品30と接続するデバイス側接続端子14と、外部と接続する入力側外部接続端子15及び出力側外部接続端子16とを具備し、これらを除く領域が、ソルダーレジスト層17によって覆われている。

ここで、絶縁フィルム11としては、可撓性を有すると共に耐薬品性及び耐熱性を有する材料を用いることができる。かかる絶縁フィルム11の材料としては、ポリエステル、ポリアミド、ポリイミド等を挙げることができ、特に、ビフェニル骨格を有する全芳香族ポリイミド（例えば、商品名：ユーピレックス；宇部興産（株））が好ましい。なお、絶縁フィルム11の厚さは、一般的には、25～125μm、好ましくは、50～75μmである。

このような絶縁フィルム11は、配線パターン12の所定の領域にデバイスホール18がパンチングにより形成されている。配線パターン12のデバイス側接続端子14は、デバイスホール18の縁部からデバイスホール18内に突出するよう設けられており、このデバイス側接続端子14には、例えば、金（Au）からなるバンプ31を介して電子部品30が接続されている。詳しくは、電子部品30は、デバイスホール18よりも小さな外形を有し、電子部品30の電極32に施されたバンプ31を介してデバイスホール18内に突出したデバイス側接続端子14と電気的に接続されている。

配線パターン12は、絶縁フィルム11に形成されたデバイスホール18及び

スプロケット孔13などが形成された一方の面に、一般的には、銅やアルミニウムからなる導電体箔などの導体層20をパターニングしたベース層21を具備する。このようなベース層21となる導体層20は、絶縁フィルム11上に直接積層しても、接着剤層を介して熱圧着等により形成してもよい。導体層20の厚さは、例えば、 $6\sim70\mu\text{m}$ 、好ましくは、 $8\sim35\mu\text{m}$ である。導電体箔からなる導体層20としては、銅箔が好ましい。

なお、絶縁フィルム11上に導電体箔を設けるのではなく、導電体箔に、例えば、ポリイミド前駆体を塗布し、焼成してポリイミドフィルムからなる絶縁フィルムとすることもできる。

また、絶縁フィルム11上に設けられた導体層20は、フォトリソグラフィー法により、デバイス側接続端子14、入力側外部接続端子15及び出力側外部接続端子16を含むベース層21としてパターニングされる。すなわち、フォトレジストを塗布した後、フォトレジスト層をフォトマスクを介してエッチング液で化学的に溶解（エッチング処理）して除去し、さらにフォトレジスト層をアルカリ液等にて溶解除去することにより導電体箔をパターニングしてベース層21とする。

なお、絶縁フィルム11上の幅方向両側には、ベース層21に連続して、入力側外部接続端子15及び出力側外部接続端子16のそれぞれに直ってメッキリード22及びこれらを相互に導通する導通部23がパターニングされている。これらは後述するメッキ時に使用されるもので、その後、除去できる領域に形成されている。

次いで、このようにエッチングによりパターニングされたベース層21上には、全面に直って第1のスズメッキ層24が形成される。ここで、第1のスズメッキ層24は、 $0.001\mu\text{m}$ 以上、好ましくは $0.001\mu\text{m}\sim0.6\mu\text{m}$ の厚さを有するものであればよく、その形成方法等は限定されない。好適には、厚さ $0.001\mu\text{m}\sim0.2\mu\text{m}$ 、より好ましくは $0.01\mu\text{m}\sim0.09\mu\text{m}$ の、いわゆるフラッシュスズメッキ層とすればよいが、これに限定されるものではない。なお、フラッシュスズメッキ層は、無電解メッキ又は電解メッキで形成される。

ここで、第1のスズメッキ層24を、 $0.001\mu\text{m}$ ～ $0.2\mu\text{m}$ と薄いメッキ層とすることにより、加熱処理をして銅を拡散させなくてもウイスカーの発生の虞がない。なお、この後のソルダーレジスト層を形成する際の加熱処理により、第1のスズメッキ層24には最終的には銅が拡散していると推定されるが、ソルダーレジスト層を設ける前に、例えば、 $80\sim150^\circ\text{C}$ で加熱処理を行う必要がないという利点がある。

次に、このようにパターニングされたベース層21及び第1のスズメッキ層24上に、ソルダーレジスト材料塗布液が塗布され、所定のパターニングにより、ソルダーレジスト層17が形成される。

さらに、ソルダーレジスト層17により覆われていない第1のスズメッキ層24上、すなわち、デバイス側接続端子14、入力側外部接続端子15及び出力側外部接続端子16上には、第2のスズメッキ層25が形成され、さらに、スズービスマス合金メッキ層26が形成される。具体的には、デバイス側接続端子14及び出力側外部接続端子16上には、第1のスズメッキ層24上に第2のスズメッキ層25のみが設けられ、入力側外部接続端子15上には、第1のスズメッキ層24上に第2のスズメッキ層25が設けられ、さらにこの上にスズービスマス合金メッキ層26が設けられる。

本実施形態では、第2のスズメッキ層25は無電解メッキで形成した。例えばこのメッキは、硫酸液、過硫酸カリ液などでメッキ前処理した後、ホウフッ化スズ浴を用いて行えばよい。なお、無電解メッキでなく、後述するような電解メッキで形成してもよい。

このような第2のスズメッキ層25を形成した後、幅方向一方側の入力側外部接続端子15に形成するスズービスマス合金メッキ層26は、電解スズ系合金メッキ方法により形成した。このようなスズービスマス合金メッキ層26を形成する方法を実施するためのメッキ装置の一例を第3図及び第4図を参照しながら説明する。

第3図及び第4図に示すように、メッキ装置40は、メッキ液41を保持するメッキ槽42と、このメッキ槽42内に設けられてアノードを構成する電極43とを有する。

また、メッキ槽42は、本実施形態のフレキシブル配線基材10となる連続する絶縁フィルム11、すなわち、表面にベース層21上に第1のスズメッキ層24及び第2のスズメッキ層25が設けられた連続する絶縁フィルム11が、その内部で起立した状態でメッキ液41中に浸漬されながら、図示しない搬送手段によって連続的に搬送されるように、略矩形断面形状で長手方向に延びる樋形状に構成されている。すなわち、メッキ槽42の長手方向両側の壁42aに、それぞれスリット部42bが設けられており、絶縁フィルム11は、このメッキ槽42の長手方向一方の壁42aに設けられたスリット部42bからメッキ槽42内の幅方向ほぼ中央部を長手方向に搬送され、他方の壁42aに設けられたスリット部42bを介してメッキ槽42の外側に搬送されるようになっている。なお、このメッキ槽42には、図示しない循環装置によって新しいメッキ液が供給されるようになっており、液面の高さは常に一定の位置に保持されている。

メッキ装置40では、陰極（カソード）は、フレキシブル配線基材10の配線パターン12のベース層21を構成する導体層20であり、この導体層20は、メッキリード22を介して、例えば、メッキ槽42の外側に設けられるロール状の接触部材45に導通し、接触部材45はそれぞれ電源46に接続されている。ここで、電源46は、電極43と接触部材45との間にパルス電圧などの電圧を印加するもので、例えば、直流電源47とチョッパ48とを具備するものである。勿論、電源46はこれに限定されるものではないことはいうまでもない。

このようなメッキ装置40を用いることにより、フレキシブル配線基材10の幅方向一方側のみにスズービスマス合金メッキ層26を容易に設けることができるが、勿論、これに限定されず、例えば、メッキしない領域をマスキングしてメッキを施してもよい。また、スズービスマス合金メッキ層26を全面に設ける場合もあることはいうまでもない。

なお、本実施形態では、スズービスマス合金メッキ層26は、スズービスマス合金（ビスマス濃度が5～20%程度）により形成した。スズービスマス合金は、鉛フリーの半田として有望なものであり、ビスマス濃度を5～20%と高濃度とすることにより、鉛半田と同等の融点を有するメッキ層を得ることができる。

また、このようなスズービスマス合金メッキを施すメッキ装置40では、メッ

キ液41のビスマスがスズービスマス合金メッキ層26として析出されるため、常に一定のビスマス濃度のスズービスマス合金メッキ層26を形成するにはメッキ液41にビスマス化合物を補充する必要がある。このビスマス化合物としては、例えば、アルカンスルホン酸系またはアルカノールスルホン酸系の3価のビスマス化合物を挙げることができる。このようなビスマス化合物をメッキ液41中に補充することにより、一定のビスマス濃度（約5～20%）の組成であるスズービスマス合金メッキ層26を容易に形成することができる。

なお、以上説明した実施形態では、第1のスズメッキ層24上に第2のスズメッキ層25を設け、一部にスズービスマス合金メッキ層26を設けたがスズービスマス合金メッキ層26を第2のスズメッキ層25上の全面に設けてもよい。

また、第2のスズメッキ層25は必ずしも設ける必要はなく、第1のスズメッキ層24のソルダーレジスト層17で覆われていない領域の全面又は一部の領域に、スズービスマス合金メッキ層26を直接設けてもよい。

何れの場合も、第1のスズメッキ層24がソルダーレジスト層17で覆われる領域及び覆われない領域に亘って設けられているので、スズービスマス合金メッキ層26を設ける際の異常析出が防止される。

なお、本実施形態では、フレキシブル配線基材10としてTABテープを例示したが、勿論、これに限定されず、本発明をT-BGA (Tape Ball Grid Array) テープ、テープCSP (Chip Size Package) 、ASIC (Application Specific Integrated Circuit) テープなどの各種半導体パッケージ等に適用できることはいうまでもない。

また、上述したように、ソルダーレジスト層17を設ける前に形成される下地である第1のスズメッキ層24は、上述したように薄く設けるので、特に無電解メッキで形成すると、製造工程上の負担も少ない。一方、例えば、第1のスズメッキ層24を設ける代わりに、ソルダーレジスト層17の境界に異常析出するスズービスマス合金メッキ層26を設けることも考えられるが、電解メッキで形成する必要があるため、工程が複雑化し、また、スズービスマスの共晶点が139°Cと小さいので、ボンディング時にソルダーレジスト層17がずれる虞がある。

## (実施例 1)

上述したような TAB テープであるフレキシブル配線基材 1 0 の配線パターン 1 2 を銅箔からなるベース層 2 1 上に、0. 3  $\mu$ m 厚の第 1 のスズメッキ層 2 4 を設け、加熱処理後、デバイス側接続端子 1 4 、入力側外部接続端子 1 5 及び出力側外部接続端子 1 6 上以外の部分にソルダーレジスト層 1 7 を設けた後にキュアし、その後、デバイス側接続端子 1 4 、入力側外部接続端子 1 5 及び出力側外部接続端子 1 6 上に、無電解メッキにより、0. 50  $\mu$ m 厚の第 2 のスズメッキ層 2 5 を設けた。

さらに、第 2 のスズメッキ層 2 5 の全面に亘ってスズービスマス合金（ビスマス 16 重量%）からなる、6  $\mu$ m 厚のスズービスマス合金メッキ層 2 6 を形成した。

このように形成したスズービスマス合金メッキ層 2 6 のソルダーレジスト層 1 7 周縁部近傍を顕微鏡で観察した結果、スズービスマス合金の析出異常は観察できなかった。また、ここでは、ソルダーレジスト層 1 7 を設ける前に加熱処理したので、ウイスカーの発生はなかった。

## (実施例 2)

ベース層 2 1 上に 0. 05  $\mu$ m 厚の第 1 のスズメッキ層 2 4 を設けた後、加熱処理しない以外は実施例 1 と同様に行った。

このように形成したスズービスマス合金メッキ層 2 6 のソルダーレジスト層 1 7 周縁部近傍を顕微鏡で観察した結果、スズービスマス合金の析出異常は観察できなかった。また、ここでは、ソルダーレジスト層 1 7 を設ける前に加熱処理しなかったが、第 1 のスズメッキ層 2 4 の厚さが 0. 05  $\mu$ m と薄いためウイスカ一の発生はなかった。

## (実施例 3)

第 2 のスズメッキ層 2 5 を設けないで第 1 のスズメッキ層 2 4 上の全面に亘ってスズービスマス合金（ビスマス 16 重量%）からなる、6  $\mu$ m 厚のスズービスマス合金メッキ層 2 6 を形成した以外は、実施例 2 と同様に行った。

このように形成したスズービスマス合金メッキ層 2 6 のソルダーレジスト層 1 7 周縁部近傍を顕微鏡で観察した結果、スズービスマス合金の析出異常は観察で

きなかった。また、実施例2と同様に、ウィスカーの発生はなかった。

(実施例4)

スズービスマス合金メッキ層26を、上述したメッキ装置40を用いて、幅方向一方側の入力側外部接続端子15及び出力側外部接続端子16のみに形成した  
5 以外は、実施例2と同様に行った。

このように形成したスズービスマス合金メッキ層26のソルダーレジスト層17周縁部近傍を顕微鏡で観察した結果、スズービスマス合金の析出異常は観察できなかった。また、実施例2と同様に、ウィスカーの発生はなかった。

(実施例5)

10 スズービスマス合金メッキ層26を、上述したメッキ装置40を用いて、幅方向一方側の入力側外部接続端子15及び出力側外部接続端子16のみに形成した  
以外は、実施例3と同様に行った。

このように形成したスズービスマス合金メッキ層26のソルダーレジスト層17周縁部近傍を顕微鏡で観察した結果、スズービスマス合金の析出異常は観察でき  
15 なかった。また、実施例3と同様に、ウィスカーの発生はなかった。

(比較例1)

実施例1で、ベース層21上に第1のスズメッキ層24を設けないで、ソルダーレジスト層17を設けた以外は、同様に行った。

このように形成したスズービスマス合金メッキ層26のソルダーレジスト層17周縁部近傍を顕微鏡で観察した結果、析出異常が観察され、端子同士のショートが観察された。  
20

(比較例2)

実施例2で、ベース層21上に第1のスズメッキ層24を設けないで、ソルダーレジスト層17を設けた以外は、同様に行った。

このように形成したスズービスマス合金メッキ層26のソルダーレジスト層17周縁部近傍を顕微鏡で観察した結果、析出異常が観察され、端子同士のショートが観察された。  
25

## 請求の範囲

1. 絶縁基材と、この絶縁基材の一方面に形成された配線パターンと、この配線パターンの少なくとも端子部を除く表面を被覆するソルダーレジスト層とを具備し、前記ソルダーレジスト層で覆われていない配線パターンの少なくとも一部の最表面にはスズービスマス合金メッキ層が設けられたフレキシブル配線基材において、

前記配線パターンは、導体からなるベース層上に、ソルダーレジスト層で覆われる領域及び覆われない領域に亘って第1のスズメッキ層を具備することを特徴とするフレキシブル配線基材。

2. 請求の範囲1において、前記配線パターンの前記ソルダーレジスト層で覆われていない領域には、前記第1のスズメッキ層上に第2のスズメッキ層が設けられ、当該第2のスズメッキ層上の少なくとも一部の領域に前記スズービスマス合金メッキ層を有することを特徴とするフレキシブル配線基材。

3. 請求の範囲1において、前記第1のスズメッキ層は、 $0.001\mu m \sim 0.6\mu m$ の厚さを有することを特徴とするフレキシブル配線基材。

4. 請求の範囲2において、前記第1のスズメッキ層は、 $0.001\mu m \sim 0.6\mu m$ の厚さを有することを特徴とするフレキシブル配線基材。

5. 請求の範囲1において、前記第1のスズメッキ層は、 $0.001\mu m \sim 0.2\mu m$ の厚さを有することを特徴とするフレキシブル配線基材。

6. 請求の範囲2において、前記第1のスズメッキ層は、 $0.001\mu m \sim 0.2\mu m$ の厚さを有することを特徴とするフレキシブル配線基材。

7. 請求の範囲5又は6において、前記第1のスズメッキ層は、前記ソルダーレジスト層の成形前には加熱処理されていないことを特徴とするフレキシブル配線基材。

8. 請求の範囲1～6の何れかにおいて、前記配線パターンは、パターニングされた銅層及びこの上に形成された第1のスズメッキ層を有することを特徴とするフレキシブル配線基材。

9. 請求の範囲7において、前記配線パターンは、パターニングされた銅層及

びこの上に形成された第1のスズメッキ層を有することを特徴とするフレキシブル配線基材。

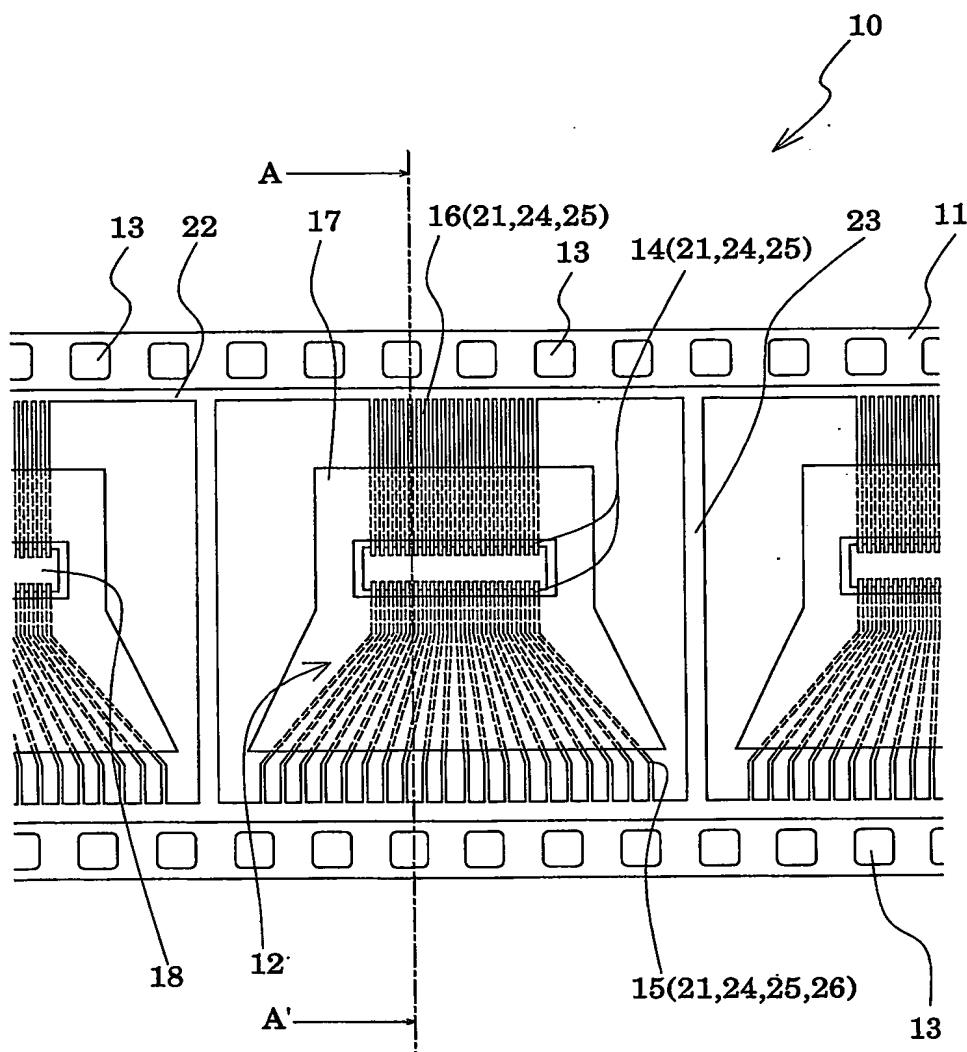
10. 絶縁基材と、この絶縁基材の一方面に形成された配線パターンと、この配線パターンの端子部を除く表面を被覆するソルダーレジスト層とを具備し、前記ソルダーレジスト層で覆われていない配線パターンの少なくとも一部の最表面にはスズービスマス合金メッキ層が設けられたフレキシブル配線基材を製造する方法において、

導体層をパターニングすることにより前記配線パターンのベース層を形成する工程と、このベース層上に第1のスズメッキ層を形成する工程と、この第1のスズメッキ層の一部を露出させて覆うようにソルダーレジスト層を形成する工程と、前記ソルダーレジスト層で覆われていない前記第1のスズメッキ層上へ第2のスズメッキ層を形成する工程と、この第2のスズメッキ層を形成した領域の少なくとも一部にスズービスマス合金メッキ層を設ける工程とを具備することを特徴とするフレキシブル配線基材の製造方法。

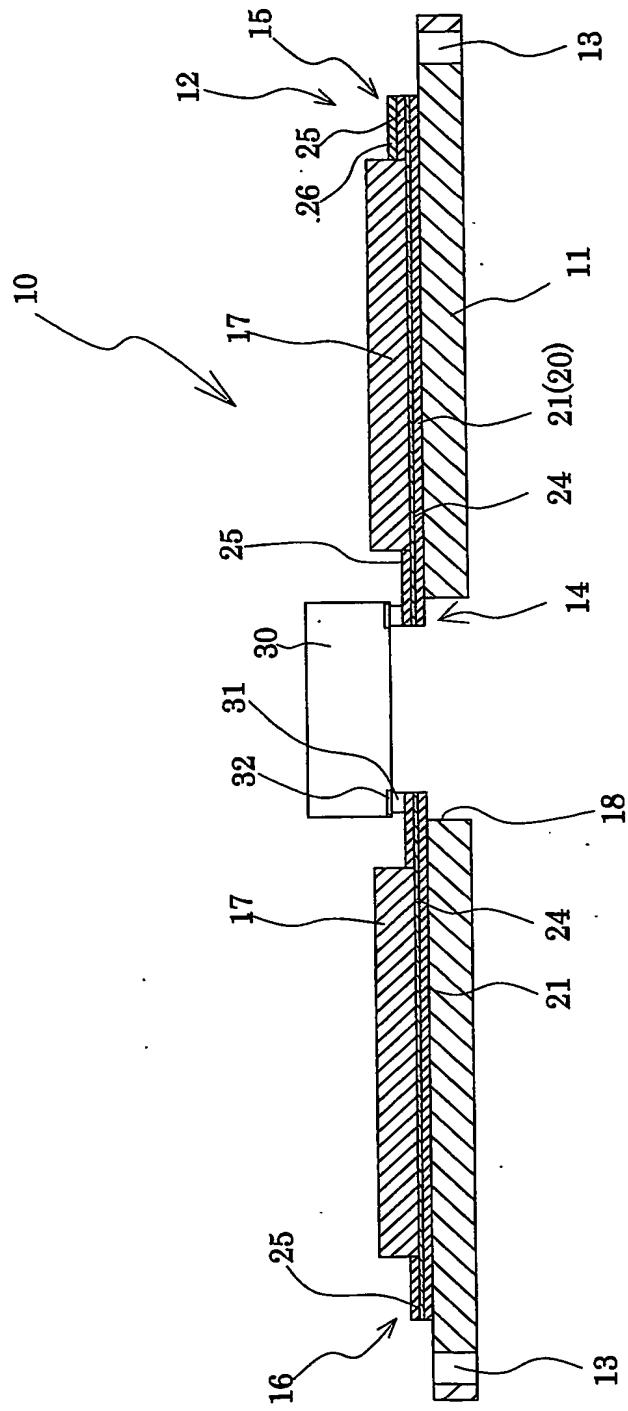
15 11. 請求の範囲10において、前記第1のスズメッキ層を $0.001\mu m$ ～ $0.6\mu m$ の厚さに形成することを特徴とするフレキシブル配線基材の製造方法。

12. 請求の範囲10において、前記第1のスズメッキ層を $0.001\mu m$ ～ $0.2\mu m$ の厚さに形成する工程の後、加熱処理することなく、前記ソルダーレジスト層を形成する工程を行うことを特徴とするフレキシブル配線基材の製造方法。

第1図

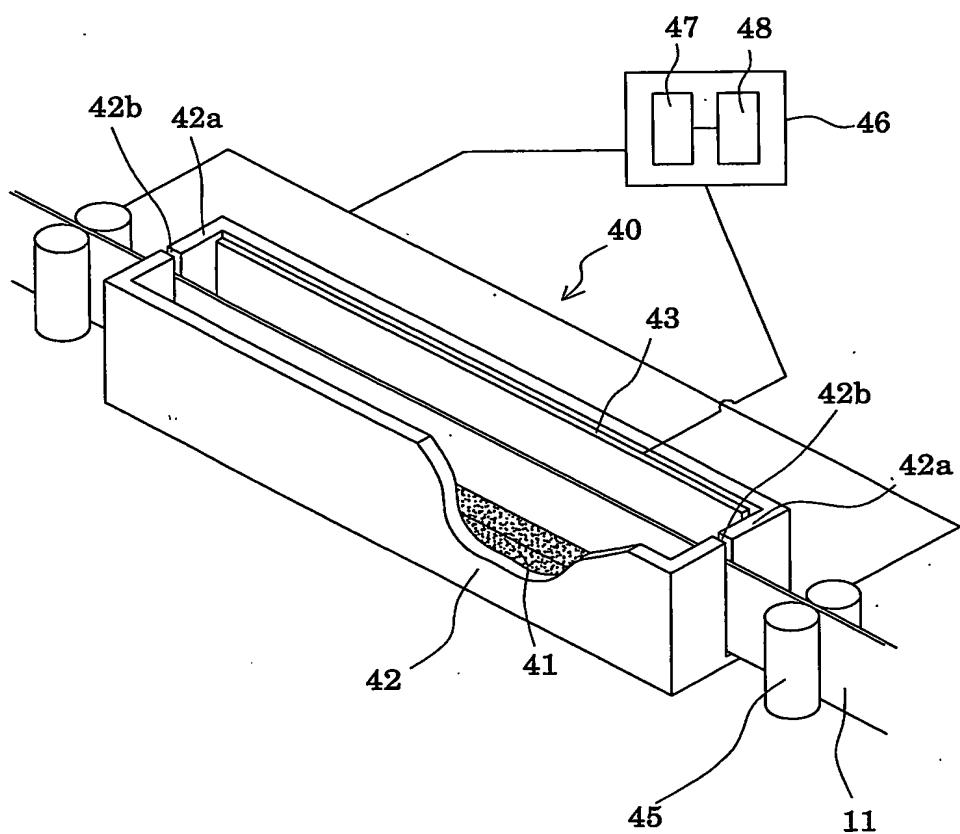


第2図



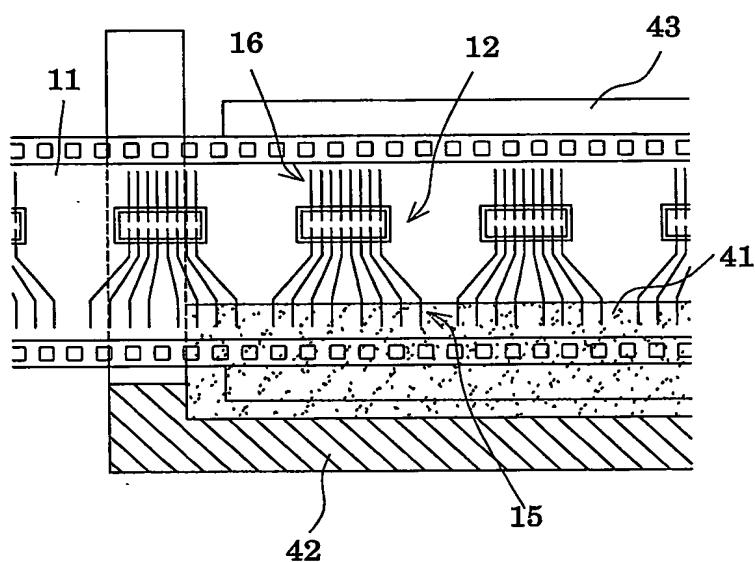
3/4

第3図



4/4

第4図



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08354

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01L21/60

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01L21/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-144145 A (Mitsui Mining & Smelting Co., Ltd.), 25 May, 2001 (25.05.01), (Family: none)	1-12
A	JP 2000-36521 A (Mitsui Mining & Smelting Co., Ltd.), 02 February, 2000 (02.02.00), & KR 2000-62154 A	1-12
A	JP 11-21673 A (Ishihara Chemical Co., Ltd.), 26 January, 1999 (26.01.99), (Family: none)	1-12

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	--

Date of the actual completion of the international search  
24 September, 2003 (24.09.03)Date of mailing of the international search report  
07 October, 2003 (07.10.03)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl' H 01 L 21/60

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl' H 01 L 21/60

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2003年  
 日本国登録実用新案公報 1994-2003年  
 日本国実用新案登録公報 1996-2003年

## 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2001-144145 A (三井金属鉱業株式会社) 2001. 05. 25 (ファミリーなし)	1-12
A	JP 2000-36521 A (三井金属鉱業株式会社) 2000. 02. 02 & KR 2000-62154 A	1-12
A	JP 11-21673 A (石原薬品株式会社) 1999. 01. 26 (ファミリーなし)	1-12

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す  
もの

「E」国際出願日前の出願または特許であるが、国際出願日  
以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行  
日若しくは他の特別な理由を確立するために引用する  
文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって  
出願と矛盾するものではなく、発明の原理又は理論  
の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明  
の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以  
上の文献との、当業者にとって自明である組合せに  
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

24. 09. 03

## 国際調査報告の発送日

1998年7月

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目 4番3号

## 特許庁審査官（権限のある職員）

日比野 隆治

4 E 3032



電話番号 03-3581-1101 内線 3423